
(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020016319 A
 (43)Date of publication of application: 04.03.2002

(21)Application number: 1020000049583
 (22)Date of filing: 25.08.2000

(71)Applicant: HYNIX SEMICONDUCTOR INC.
 (72)Inventor: JUNG, GWAN YEOL

(51)Int. Cl G09G 3/36

(54) STN LCD DRIVING CIRCUIT

(57) Abstract:



PURPOSE: An STN LCD(super twisted nematic liquid crystal display) driving circuit is provided to largely reduce a circuit area and therefore an entire chip size by reducing constitutional elements for driving one channel.

CONSTITUTION: An STN LCD driving circuit comprises a first switching circuit(302a), a second switching circuit(302b) and a plurality of channel driving circuits. The first switching circuit includes a first switching element(306) for outputting a first voltage as a full down voltage when a first control signal is logic 0, and a second switching element(308) for outputting a second voltage as a full down voltage when a first control signal is logic 1. The second switching circuit includes a third switching element(310) for outputting a third voltage as a full up voltage when a first control signal is logic 0, and a fourth switching element(312) for outputting a fourth voltage as a full up voltage when a first control signal is logic 1. The channel driving circuit includes an output control circuit for generating a second control signal, a full up device for outputting full up voltage as a third control signal, and a full down device for outputting full down voltage as a third control signal.

© KIPO 2002

Legal Status

Date of final disposal of an application (20020930)
 Patent registration number (1003654330000)
 Date of registration (20021206)

Not Available Copy

인용발명2: 한국공개특허 제2002-16319호(2002.03.04) 1부.

[첨부그림 1]

특2002-0016319

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G06G 3/36

(11) 공개번호 특2002-0016319
(43) 공개일자 2002년03월04일

(21) 출원번호 10-2000-0049583
(22) 출원일자 2000년08월25일
(71) 출원인 주식회사 하이닉스반도체 박종섭
(72) 발명자 경기 이천시 부발읍 아미리 산136-1
정관열
(74) 대리인 충청북도청주시상당구충량동891현대APT403-806
강성배

실사관구 : 있음

(54) 에스티엔 엘시디 구동 회로

요약

본 발명은 에스티엔 엘시디(Super Twisted Nematic Liquid Crystal Display) 구동 회로에 관한 것으로, 적은 수의 구성 요소로 STN LCD 구동 회로를 구현함으로써 STN LCD 구동 회로가 차지하는 면적을 줄이는 데 그 목적이 있다. 이와 같은 목적의 본 발명은 제 1 및 제 2 스위칭 회로와 다수 개의 채널 구동 회로를 포함하여 이루어진다. 제 1 스위칭 회로는 제 1 전압을 입력받고 제 1 제어 신호가 논리 0일 때 턴 온 되어 제 1 전압을 풀 다운 전압으로서 출력하는 제 1 스위칭 소자와, 제 2 전압을 입력받고 제 1 제어 신호가 논리 1일 때 턴 온 되어 제 2 전압을 풀 다운 전압으로서 출력하는 제 2 스위칭 소자를 구비하여 이루어진다. 제 2 스위칭 회로는 제 3 전압을 입력받고 제 1 제어 신호가 논리 0일 때 턴 온 되어 제 3 전압을 풀 업 전압으로서 출력하는 제 3 스위칭 소자와, 제 4 전압을 입력받고 제 1 제어 신호가 논리 1일 때 턴 온 되어 제 4 전압을 풀 업 전압으로서 출력하는 제 4 스위칭 소자를 구비하여 이루어진다. 채널 구동 회로는 데이터 신호와 제 1 제어 신호의 논리 값을 조합하여 제 2 제어 신호를 발생시키는 출력 제어 회로와, 제 2 제어 신호가 논리 0일 때 턴 온 되어 풀 업 전압을 제 3 제어 신호로서 출력하는 풀 업 소자와, 제 2 제어 신호가 논리 1일 때 턴 온 되어 풀 다운 전압을 제 3 제어 신호로서 출력하는 풀 다운 소자를 구비하여 이루어진다. 본 발명에 따른 STN LCD 구동 회로는 하나의 채널을 구동하기 위한 회로의 구성 요소가 기존의 경우보다 매우 적어 회로 면적을 크게 줄이고, 이 때문에 전체 칩 사이즈 역시 크게 감소하는 효과를 제공한다.

도면도

도3

제1회

STN LCD

본 실시

도면의 주요부분에 대한 설명

도 1은 종래의 STN LCD 구동 회로를 나타낸 회로도.
도 2는 종래의 STN LCD 채널 구동 신호를 나타낸 파형도.
도 3은 본 발명에 따른 STN LCD 구동 회로를 나타낸 회로도.
* 도면의 주요 부분에 대한 부호의 설명 *

102, 314 : 출력 제어 회로
104, 106, 318 : 앤모스 트랜지스터
108, 110, 316 : 피모스 트랜지스터
302 : 스위칭 회로
304 : 채널 구동 회로
306~312 : 트랜스미션 게이트
DATA : 데이터 신호

000 : 프레임 제어 신호

OUT : 채널 구동 신호

본 발명의 상세한 설명

본 발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액시디 구동 회로에 관한 것으로, 특히 STN LCD(Super Twisted Nematic Liquid Crystal Display)의 채널을 구동하기 위한 STN LCD 구동 회로에 관한 것이다.

STN LCD는 액정 분자가 빛을 적절하게 반사할 수 있도록 꼬이면서 스크린 상에 문자 및 그림을 표현하는 방식의 디스플레이 장치이다. 이 액정 분자를 가리켜 화학 용어로 니메틱(Nematic)이라 하는데, STN LCD는 주로 계산기나 이동 전화의 디스플레이처럼 간단한 숫자나 문자를 표시하는 단순한 해상 디스플레이용으로 사용된다. STN LCD는 그레이 스케일 방식을 취하고, 이를 통한 명암의 단계로 색상을 표현한다. 16 그레이 스케일을 가진 스크린은 16개의 다른 명암 단계를 출력할 수 있는데 이 정도의 단계이면 문서 작업 정도는 무리 없이 수행할 수 있다. STN LCD는 흑백 반전을 기본 개념으로 하는데, 이것은 텍스트 모드에서 흰색 바탕에 검은색 문자를 나타내거나 검은색 바탕에 흰색 문자를 나타내는 등 가시성을 높일 수 있다.

도 1은 종래의 STN LCD 구동 회로를 나타낸 회로도로서, 하나의 채널을 구동하기 위한 회로이다. 도 1에 나타난 바와 같이, 하나의 채널을 구동하기 위한 종래의 STN LCD 구동 회로는 네 개의 출력 제어 회로(102a~102d)와 두 개의 피모스 트랜지스터(108)(110) 및 두 개의 앤모스 트랜지스터(104)(106)로 구성된다. 각각의 출력 제어 회로(102)에는 데이터 신호(DATA)와 프레임 제어 신호(000)가 각각 입력된다. 각각의 출력 제어 회로(102)에서는 데이터 신호(DATA)와 프레임 제어 신호(000)의 논리 조합을 통해 소정 레벨의 출력 제어 신호를 발생시켜서 두 개의 피모스 트랜지스터(108)(110) 또는 두 개의 앤모스 트랜지스터(104)(106) 가운데 하나를 턴 온시킨다. 다음의 표 1은 데이터 신호(DATA)와 프레임 제어 신호(000)의 논리 값과 채널 구동 신호(OUT)의 전압 레벨의 관계를 나타낸 것이다.

표 1

000	DATA	OUT
0	0	V1
0	1	V3
1	0	V2
1	1	V0

도 2는 종래의 STN LCD 채널 구동 신호를 나타낸 파형도이다. 도 2(a)에 나타난 바와 같이, 동일한 데이터 신호(DATA)에 대해 오드 프레임(odd frame)에서는 채널 구동 전압(OUT)이 V1과 V3 레벨이고, 이는 프레임(even frame)에서는 V2와 V0이다. 액정에 동일한 크성의 전압을 계속 가하게 되면 액정이 일정한 방향성을 갖게되어 그 정상적인 기능을 수행할 수 없게된다. 따라서 이러한 프레임에서의 채널 구동 신호의 레벨을 교번 반전시켜서 액정이 방향성을 갖지 않도록 한다.

하나의 STN LCD 채널은 무수히 많은 화소로 구성되기 때문에 이를 구동하기 위하여 많은 수의 구동 회로가 필요하다. 종래의 STN LCD 구동 회로는 하나의 채널을 구동하기 위하여 모두 네 개의 출력 제어 회로(102a~102d)와 네 개의 트랜지스터(104~110)가 필요하기 때문에, 전체 STN LCD 구동 회로가 차지하는 면적은 매우 커서 칩 사이즈를 증가시키는 주된 원인이 된다.

본 발명이 이루고자 하는 기술적 과제

본 발명은 적은 수의 구성 요소로 STN LCD 구동 회로를 구현함으로써 STN LCD 구동 회로가 차지하는 면적을 줄이는데 그 목적이 있다.

이와 같은 목적의 본 발명은 제 1 및 제 2 스위칭 회로와 다수 개의 채널 구동회로를 포함하여 이루어진다.

제 1 스위칭 회로는 제 1 전압을 입력받고 제 1 제어 신호가 논리 0일 때 턴 온 되어 제 1 전압을 출력하는 전압으로서 출력하는 제 1 스위칭 소자와, 제 2 전압을 입력받고 제 1 제어 신호가 논리 1일 때 턴 온 되어 제 2 전압을 출력하는 전압으로서 출력하는 제 2 스위칭 소자를 구비하여 이루어진다.

제 2 스위칭 회로는 제 3 전압을 입력받고 제 1 제어 신호가 논리 0일 때 턴 온 되어 제 3 전압을 출력하는 전압으로서 출력하는 제 3 스위칭 소자와, 제 4 전압을 입력받고 제 1 제어 신호가 논리 1일 때 턴 온 되어 제 4 전압을 출력하는 전압으로서 출력하는 제 4 스위칭 소자를 구비하여 이루어진다.

채널 구동 회로는 데이터 신호와 제 1 제어 신호의 논리 값을 조합하여 제 2 제어 신호를 발생시키는 출력 제어 회로와, 제 2 제어 신호가 논리 0일 때 턴 온 되어 출력 전압을 제 3 제어 신호로서 출력하는 출력 소자와, 제 2 제어 신호가 논리 1일 때 턴 온 되어 출력 전압을 제 4 제어 신호로서 출력하는 출력 소자를 구비하여 이루어진다.

본 발명의 구성 및 작용

본 발명에 따른 STN LCD 구동 회로의 바람직한 실시예를 도 3을 참조하여 설명하면 다음과 같다. 도 3은 본 발명에 따른 STN LCD 구동 회로를 나타낸 회로도이다.

도 3에 나타난 바와 같이, 본 발명에 따른 STN LCD 구동 회로는 제 1 및 제 2 스위칭 회로(302a)(302b)와 다수 개의 채널 구동 회로(304a~304n)를 포함하여 이루어진다. 제 1 스위칭 회로(302a)는 제 1 트랜스미션 게이트(306)와 제 2 트랜스미션 게이트(308)로 구성되며, 제 1 전압(V0)과 제 2 전압(V1) 가운데 하나를 선택하여 플러 다른 전압(V_n)으로서 출력한다. 제 1 트랜스미션 게이트(306)에는 제 1 전압(V0)이 입력되는데, 이 제 1 트랜스미션 게이트(306)는 프레임 제어 신호(000)가 논리 0일 때 턴 온 되어 제 1 전압(V0)을 플러 다른 전압(V_n)으로서 출력한다. 제 2 트랜스미션 게이트(308)에는 제 2 전압(V1)이 입력된다. 이 제 2 트랜스미션 게이트(308)는 프레임 제어 신호(000)가 논리 1일 때 턴 온 되어 제 2 전압(V1)을 플러 다른 전압(V_n)으로서 출력한다.

제 2 스위칭 회로(302b)는 제 3 트랜스미션 게이트(310)와 제 4 트랜스미션 게이트(312)를 포함하여 이루어진다. 제 3 트랜스미션 게이트(310)에는 제 3 전압(V2)이 입력된다. 이 제 3 트랜스미션 게이트(310)는 프레임 제어 신호(000)가 논리 0일 때 턴 온 되어 제 3 전압(V2)을 플러 다른 전압(V_n)으로서 출력한다. 제 4 트랜스미션 게이트(312)에는 제 4 전압(V3)이 입력된다. 이 제 4 트랜스미션 게이트(312)는 프레임 제어 신호(000)가 논리 1일 때 턴 온 되어 제 4 전압(V3)을 플러 다른 전압(V_n)으로서 출력한다.

채널 구동 회로(304a)는 출력 제어 회로(314)와 플러 다른 트랜지스터(316), 플러 다른 트랜지스터(318)를 포함하여 이루어진다. 출력 제어 회로(314)는 데이터 신호(DATA)와 프레임 제어 신호(000)의 논리 값을 조합하여 출력 제어 신호(CTRL)를 발생시킨다. 플러 다른 트랜지스터(316)는 출력 제어 신호(CTRL)가 논리 0일 때 턴 온 되어 플러 다른 전압(V_n)을 채널 구동 신호(OUT)로서 출력한다. 플러 다른 트랜지스터(318)는 출력 제어 신호(CTRL)가 논리 1일 때 턴 온 되어 플러 다른 전압(V_n)을 채널 구동 전압(OUT)으로서 출력한다.

이와 같은 본 발명에 따른 STN LCD 구동 회로의 동작을 정리하면 다음의 표 2와 같다.

[표 2]

000	DATA	V _n	V _n	CTRL	OUT
0	0	V3	V1	H	V1
0	1	V3	V1	L	V3
1	0	V0	V2	L	V2
1	1	V0	V2	H	V0

표 2에 나타난 바와 같이, 오드 프레임(000=0)에서는 플러 다른 전압(V_n)이 V3이고, 플러 다른 전압(V_n)이 V1이다. 이 경우 데이터 신호(DATA)가 논리 0이면 출력 제어 신호(CTRL)가 하이 레벨이 되어 채널 구동 전압(OUT)은 V1 레벨이 되며, 반대로 데이터 신호(DATA)가 논리 1이면 출력 제어 신호(CTRL)가 로우 레벨이 되어 채널 구동 전압(OUT)은 V2 레벨이 된다.

이반 프레임(000=1)에서는 플러 다른 전압(V_n)이 V0이고, 플러 다른 전압(V_n)이 V2이다. 이 경우 데이터 신호(DATA)가 논리 0이면 출력 제어 신호(CTRL)가 로우 레벨이 되어 채널 구동 전압(OUT)은 V2 레벨이 되며, 반대로 데이터 신호(DATA)가 논리 1이면 출력 제어 신호(CTRL)가 하이 레벨이 되어 채널 구동 전압(OUT)은 V0 레벨이 된다.

상술한 바와 같이, 하나의 채널을 구동하기 위한 본 발명에 따른 STN LCD 구동 회로는 하나의 출력 제어 회로(314)와 두 개의 트랜지스터(316)(318)만으로 구성되므로 종래의 경우와 비교할 때 회로가 차지하는 면적이 크게 감소하는 것을 알 수 있다.

본 발명의 효과

본 발명에 따른 STN LCD 구동 회로는 하나의 채널을 구동하기 위한 회로의 구성 요소가 기존의 경우보다 매우 적어 회로 면적을 크게 줄이고, 이 때문에 전체 칩 사이즈 역시 크게 감소하는 효과를 제공한다.

(5) 청구의 범위**청구항 1**

제 1 전압을 입력받고 제 1 제어 신호가 논리 0일 때 턴 온 되어 상기 제 1 전압을 플러 다른 전압으로서 출력하는 제 1 스위칭 소자와, 제 2 전압을 입력받고 상기 제 1 제어 신호가 논리 1일 때 턴 온 되어 상기 제 2 전압을 플러 다른 전압으로서 출력하는 제 2 스위칭 소자를 구비하는 제 1 스위칭 회로와;

제 3 전압을 입력받고 상기 제 1 제어 신호가 논리 0일 때 턴 온 되어 상기 제 3 전압을 플러 다른 전압으로서 출력하는 제 3 스위칭 소자와, 제 4 전압을 입력받고 상기 제 1 제어 신호가 논리 1일 때 턴 온 되어 상기 제 4 전압을 플러 다른 전압으로서 출력하는 제 4 스위칭 소자를 구비하는 제 2 스위칭 회로와;

데이터 신호와 상기 제 1 제어 신호의 논리 값을 조합하여 제 2 제어 신호를 발생시키는 출력 제어 회로와, 상기 제 2 제어 신호가 논리 0일 때 턴 온 되어 상기 플러 다른 전압을 제 3 제어 신호로서 출력하는 플러 다른 소자와, 상기 제 2 제어 신호가 논리 1일 때 턴 온 되어 상기 플러 다른 전압을 상기 제 3 제어 신호로

서 출력하는 종 다른 소자를 구비하는 다수 개의 채널 구동 회로를 포함하여 이루어지는 에스티엔 열시디 구동 회로.

청구항 2

청구항 1에 있어서,

상기 제 1 내지 제 4 스위칭 소자가 트랜스미션 게이트인 것이 특징인 에스티엔 열시디 구동 회로.

청구항 3

청구항 1에 있어서,

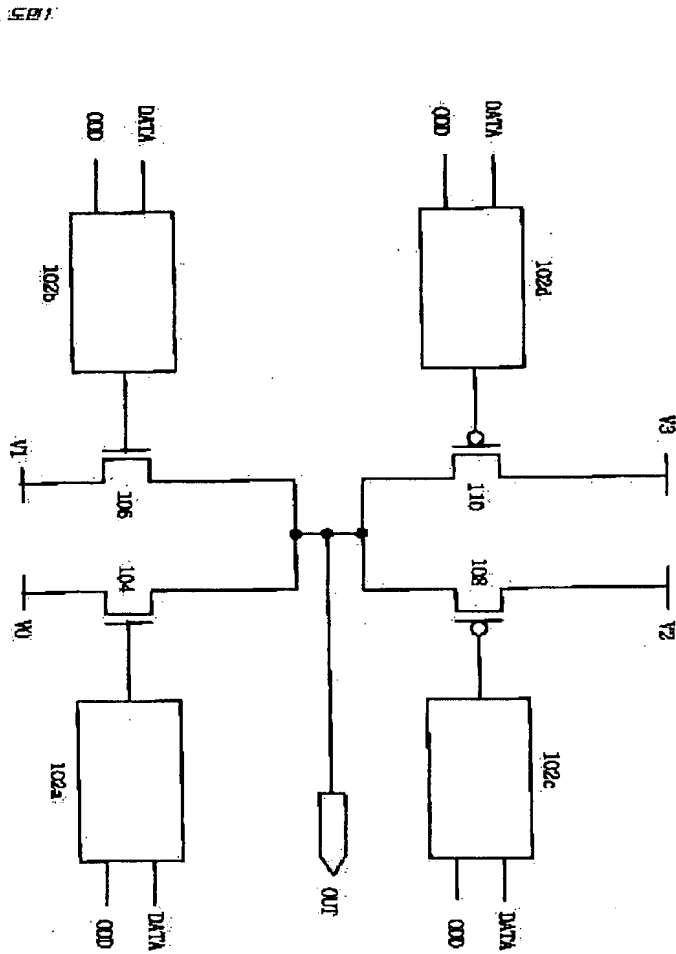
상기 제 1 제어 신호가 이븐 프레임과 오드 프레임을 구분하는 프레임 제어 신호인 것이 특징인 에스티엔 열시디 구동 회로.

청구항 4

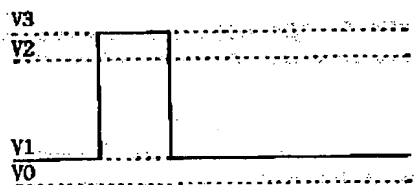
청구항 1에 있어서,

상기 제 3 제어 신호가 열시디 패널의 단위 화소를 구동하는 채널 구동 신호인 것이 특징인 에스티엔 열시디 구동 회로.

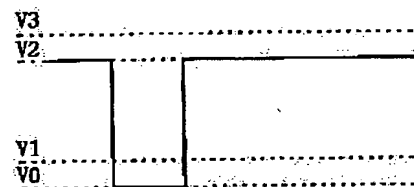
도면



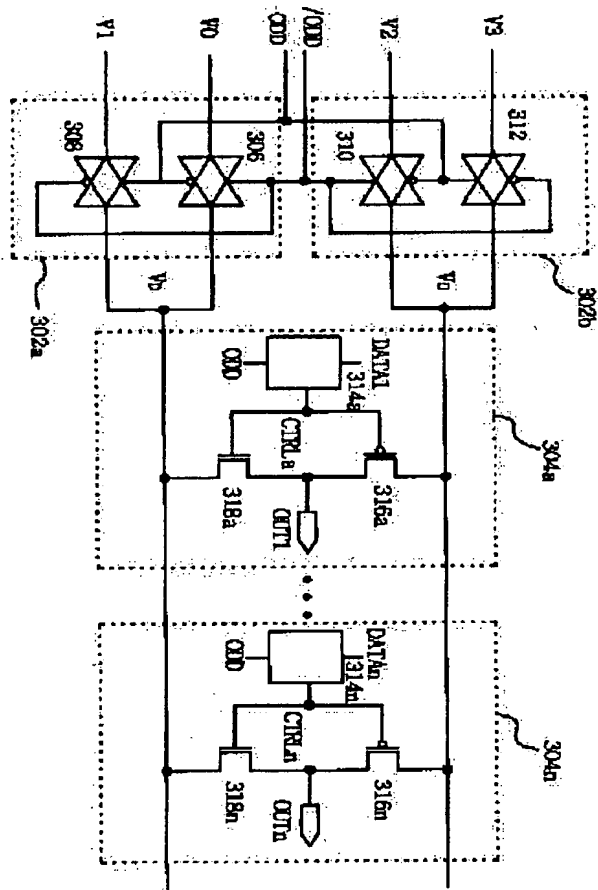
도 2a



도 2b



도 7



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.